

PATENT ABSTRACTS OF JAPAN

(11)Publication number : 04-028231

(43)Date of publication of application : 30.01.1992

(51)Int.Cl.

H01L 21/3205

H01L 21/312

H01L 21/90

(21)Application number : 02-133203

(71)Applicant : NEC CORP

(22)Date of filing : 23.05.1990

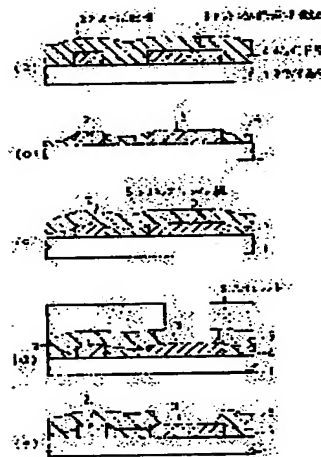
(72)Inventor : TONARI SHINICHI

(54) MANUFACTURE OF SEMICONDUCTOR DEVICE

(57)Abstract

PURPOSE: To relieve the surface level difference of a semiconductor substrate for enhancing the performances of a protective film by a method wherein the protective film is formed using plasma CVD process on the whole surface of the semiconductor substrate wherein a resin film is left between a wiring and an electrode formed thereon.

CONSTITUTION: After the formation of an Al wiring 2 and an Al bonding electrode 3 on the surface of a semiconductor substrate 1, polyimide solution is dripped to be spin-coated on the substrate surface. Later, a polyimide film 4 covering the wiring 2 and the electrode 3 is formed by heating polyimide solution in nitrogen atmosphere. Next, oxygen gas is introduced to a parallel plate type reactive ion etching device to etch away the polyimide film 4. Next, a silicon nitride film 5 as a protective film is formed using plasma CVD process. The whole surface is then coated with photoresist 6; a window is made above the electrode 3; and then the silicon nitride film 5 on the electrode 3 is selectively removed. Furthermore, the photoresist 6 is removed to complete the protective film 5 in flat state.



LEGAL STATUS

[Date of request for examination]

[Date of sending the examiner's decision of rejection]

[Kind of final disposal of application other than the examiner's decision of rejection or application converted registration]

[Date of final disposal for application]

[Patent number]

[Date of registration]

[Number of appeal against examiner's decision of rejection]

[Date of requesting appeal against examiner's decision of rejection]

[Date of extinction of right]

Copyright (C); 1998,2003 Japan Patent Office

⑫ 公開特許公報(A) 平4-28231

⑬ Int.Cl.⁴H 01 L 21/3205
21/312
21/90

識別記号

庁内整理番号

M
M6940-4M
6810-4M
6810-4M

⑭ 公開 平成4年(1992)1月30日

H 01 L 21/88

K

審査請求 未請求 請求項の数 1 (全4頁)

⑮ 発明の名称 半導体装置の製造方法

⑯ 特 願 平2-133203

⑰ 出 願 平2(1990)5月23日

⑱ 発 明 者 隣 真 一 東京都港区芝5丁目7番1号 日本電気株式会社内
 ⑲ 出 願 人 日本電気株式会社 東京都港区芝5丁目7番1号
 ⑳ 代 理 人 弁理士 鈴木 章夫

明 細 書

1. 発明の名称

半導体装置の製造方法

2. 特許請求の範囲

1. 半導体基板上に所要パターンの配線や電極を形成する工程と、全面にポリイミド等の樹脂膜を形成して前記配線や電極を覆う工程と、前記樹脂膜をプラズマエッチング法によりエッチングし、前記配線や電極間のみ前記樹脂膜を残す工程と、前記配線や電極および樹脂膜を含む全面にプラズマCVD法により保護膜を形成する工程とを含むことを特徴とする半導体装置の製造方法。

3. 発明の詳細な説明

〔産業上の利用分野〕

本発明は半導体装置の製造方法に関し、特に半導体装置の上層に耐湿性に優れた保護膜を形成する方法に関する。

〔従来の技術〕

一般に、半導体装置の組立工程において、半導体装置に対する機械的損傷や、水分の侵入や汚染

による半導体装置の劣化を防ぐ目的で、半導体装置の最上層に耐湿性に優れた保護膜を設けることが行われている。従来における、この種の保護膜の製造方法を第2図を用いて説明する。

まず、第2図(a)のように、表面に絶縁膜を有する半導体基板1に、アルミニウム配線2およびアルミニウムボンディング電極3を形成する。その後、同図(b)のように、プラズマCVD法により原料ガスとして SiH_4 、 NH_3 を導入し、圧力を約1 torr、温度を約300℃とした条件にて約1 μm の膜厚のシリコンナイトライド膜を形成し、これを保護膜5とする。なお、原料ガスとして SiH_4 、 NH_3 、 N_2O を用いて同様の条件でシリコンオキシナイトライド膜を付け、これを保護膜としてもよい。

ついで、同図(c)のように、前記アルミニウムボンディング電極3を外部電極と接続するために、フォトレジスト6をマスクとしてアルミニウムボンディング電極3上の保護膜5を選択除去する。この際の、エッチングガスとしては、酸素を

含んだフッ化ガスを用いたプラズマエッチング法が利用される。

ついで、同図(d)のように、フォトレジスト6を酸素ガスをを用いたプラズマ除去により除去することで、保護膜5が完成される。

〔発明が解決しようとする課題〕

ところで、上述したような半導体装置においては、半導体基板の表面に生じる段差はアルミニウム配線2やアルミニウムボンディング電極3による段差が最も大きなものとなっている。また、回路の高集積化に伴って配線間隔が小さくなる傾向にあり、前記した段差が更に顕著なものとなっている。この点、アルミニウム配線等の膜厚を薄くして段差を緩和することが考えられるが、この対策では回路の要求特性を満たすことが困難になり、しかも回路の製造方法も変えてしまう度合いが大きいため採用することはできない。

したがって、このような段差の上層に前記したような保護膜5を形成すると、この種の保護膜5に用いられるプラズマCVD膜は、滑らかな基板

表面に付けられた場合は、非常に優れた性能を示すが、急峻で深い段差の側面に付けられた場合には膜厚が薄く、膜質も悪いという性質があるため、回路の微細化に伴って段差形状が厳しくなると、保護膜の性能、特に耐湿性が劣化するという問題が生じる。

本発明の目的は、半導体基板の表面段差を緩和して保護膜の性能を向上させた半導体装置の製造方法を提供することにある。

〔課題を解決するための手段〕

本発明の製造方法は、半導体基板上に所要パターン上の配線や電極を形成する工程と、全面にポリイミド等の樹脂膜を形成して前記配線や電極を覆う工程と、前記樹脂膜をプラズマエッチング法によりエッチングし、前記配線や電極間にのみ前記樹脂膜を残す工程と、前記配線や電極および樹脂膜を含む全面にプラズマCVD法により保護膜を形成する工程とを含んでいる。

〔作用〕

本発明方法によれば、配線や電極間に残された

3

樹脂膜によって半導体基板の表面の段差を緩和するため、上層に形成される保護膜を平坦状態に形成することが可能となり、保護膜の性能を十分に発揮させることが可能となる。

〔実施例〕

次に、本発明を図面を参照して説明する。

第1図は本発明の一実施例を工程順に示す縦断面図である。

先ず、第1図(a)のように、表面に絶縁膜を有する半導体基板1の表面に既知の方法にてアルミニウム配線2やアルミニウムボンディング電極3を形成した後、約200c.p.のポリイミド溶液を基板表面に滴下し、毎分5000回転にて30秒間スピンドウする。この後、100℃、1時間、250℃、30秒間、400℃、1時間それぞれ真空室にて加熱することにより、前記アルミニウム配線2やアルミニウムボンディング電極3を覆う膜厚1.5μmのポリイミド膜4を形成する。

次いで、直径約60cmの平行平板型リアクティブイオンエッチング装置(図示せず)にて酸素ガス

4

を導入し、圧力10paにし、400Wの高周波電力を印加して同図(b)のように、前記ポリイミド膜4をエッチングする。このとき、ポリイミド膜4のエッチングレートは毎分1500Åであり、8分間エッチングを行なう。これによってアルミニウム配線2やアルミニウムボンディング電極3間にのみポリイミド膜4を残し、この残されたポリイミド膜4により前記アルミニウム配線2やアルミニウムボンディング電極3の段差を緩和させる。

次いで、同図(c)のように、プラズマCVD法を用い、NH₃とSiH₄とN₂ガスをを用いた既知の方法により、保護膜としてのシリコンナイトライド膜(シリコン窒化膜)5を1μmの厚さに形成する。

次いで、同図(d)のように、全面にフォトレジスト6を塗布し、アルミニウムボンディング電極3上に窓を開口し、かつこのフォトレジスト6を利用したフォトリソグラフィ法を用いてアルミニウムボンディング電極3上のシリコンナイトライド膜5を選択的に除去する。除去方法としては、

5

6

枚葉型プラズマエッチング装置を用い、酸素を20%含んだCF₄ガスを用いて圧力0.5torrにし、200Wの高周波電力を用いることによって3分間でエッチングされる。

さらに、同図(e)のように、酸素プラズマを用いた通常のレジストプラズマ除去装置にてフォトリジスト6を除去する。これにより、略平坦な状態の保護膜5が完成される。

なお、アルミニウムボンディング電極3の露出面は外部電極との電気接続を行うために利用されるものであることは言うまでもない。

したがって、このように形成される保護膜5は、アルミニウム配線2やアルミニウムボンディング電極3の段差がポリイミド膜4によって緩和されるため、保護膜5は平坦な状態で形成されることになり、耐湿性等の優れた性能を発揮させることができる。これにより、半導体装置の表面保護機能を十分に発揮させ、半導体装置の耐湿性等の信頼性を向上させることが可能となる。

なお、ポリイミド膜4のエッチング方法として

は、枚葉型プラズマエッチング装置を用い、酸素ガスを導入し、0.5torrの圧力にし、かつ半導体基板を100℃に加熱した条件にてエッチングしてもよい。この場合のポリイミド膜のエッチングレートは毎分約3000Åであり、約3.5分のエッチングを行うことにより良好なエッチングができる。

また、シリコンナイトライド膜の代わりにプラズマCVD法によって成膜可能なプラズマオキシナイトライドを利用してもよい。

(発明の効果)

以上説明したように本発明は、半導体基板上に形成した配線や電極間に樹脂膜を残した状態で全面にプラズマCVD法により保護膜を形成しているので、配線や電極間に残された樹脂膜によって半導体基板の表面の段差を緩和することができ、保護膜を平坦状態に形成することを可能にして、保護膜の性能を十分に発揮させ、耐湿性等の信頼性を高め半導体装置を製造することができる効果がある。

また、この場合、電極上には樹脂膜が存在して

7

いないため、電極上に開口を設けた場合でも、保護膜の開口部分から内部への水分の侵入を防ぐことができ、耐湿性を劣化させることはない。

4. 図面の簡単な説明

第1図(a)ないし(e)は本発明の製造方法を工程順に示す断面図、第2図(a)ないし(d)は従来の製造方法を工程順に示す断面図である。

1…半導体基板、2…アルミニウム配線、3…アルミニウムボンディング電極、4…ポリイミド膜、5…保護膜(シリコンナイトライド膜)、6…フォトリジスト。

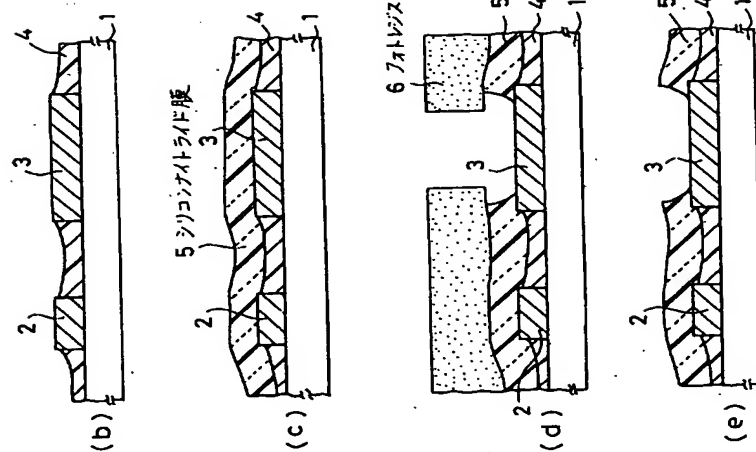
代理人 弁理士 鈴木 章 夫



9

第 1 図

2 アルミニウム配線
3 アルミニウムボウイング電極
4 ポリイミド膜
1 半導体基板



第 2 図

